

A8



JP9127271

Biblio

Page 1

Drawing



## TIME INDICATOR

Patent Number: JP9127271  
Publication date: 1997-05-16  
Inventor(s): TANAKA AKIRA  
Applicant(s): SONY CORP  
Requested Patent: ☐ JP9127271  
Application: JP19950285258  
Priority Number(s):  
IPC Classification: G04F10/10; G06F1/14  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To enable an indicator to calculate the present time and automatically set it when power is turned on again even after the power supply is once cut off.  
**SOLUTION:** The system measures elapsed time by using the change of threshold value of memory elements such as EPROM element. More specifically, in accordance with notification from a power cut-off notification circuit 1 detecting and notifying the power cut-off, it executes to write in the memory element. Then, the elapsed time is calculated from the change in the threshold value in the memory element 4 during the period (period of power cut-off), the time at the moment is obtained from the time of the power cut-off stored in a time memory part 8 and the calculated elapsed time, and it is set in a clock 3.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-127271

(43)公開日 平成9年(1997)5月16日

(51)Int.Cl. <sup>9</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 4 F 10/10			G 0 4 F 10/10	
G 0 6 F 1/14			G 0 6 F 1/04	3 5 1 Z

審査請求 未請求 請求項の数3 O L (全 4 頁)

(21)出願番号 特願平7-285258  
(22)出願日 平成7年(1995)11月1日

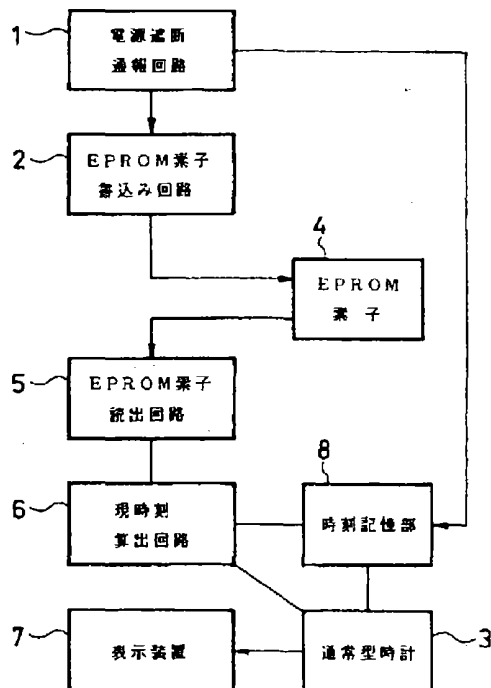
(71)出願人 000002185  
ソニー株式会社  
東京都品川区北品川6丁目7番35号  
(72)発明者 田中 陽  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内  
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 時刻表示装置

(57)【要約】

【課題】 電源供給が遮断されても、その後、電源を再投入したときに現在の時刻を算出して自動的に設定できるようにすること。

【解決手段】 EPROM素子等の記憶素子の閾値の変化を利用して経過時間を測るもので、その具体的なシステムは、電源遮断を検出してこれを通報する電源遮断通報回路1からの通報に応答して、記憶素子に書込動作を行ない。その後、電源再投入時に、記憶素子4の内容を読み出し、その間の(電源断の間の)記憶素子4の閾値の変化から経過時間を計算し、時刻記憶部8に記憶された電源遮断時の時刻と、計算によって得た経過時間から、その時点の現在時刻を得て、それを時計3に設定する。



## 【特許請求の範囲】

【請求項1】 表示装置を備えた時計装置と、  
電源遮断時に上記時計装置の時刻を記憶する時刻記憶手段と、  
書き込み回路及び読出し回路を備え書き込み時からの時間の経過を記憶する経過時間記憶素子と、  
電源が切れた時にそれを検出して、上記書き込み回路に通報する電源遮断通報回路と、  
電源再投入時に上記記憶素子の記憶状態を読み出し、読み出した記憶内容に基いて現在の時刻を算出して、上記時刻記憶手段に供給するとともに、時計装置を起動して算出した現時刻を設定する現時刻算出回路と、を備えた時刻表示装置。

【請求項2】 請求項1に記載の時刻表示装置において、前記経過時間記憶素子が、経時記憶劣化特性を有し、前記現時刻算出回路が該劣化特性に基いて現在の時間を算出するようにした時刻表示装置。

【請求項3】 請求項1に記載の時刻表示装置において、前記経過時間記憶素子がE PROM又はEEPROM半導体不揮発性記憶素子であって、経時記憶劣化特性が閾値変化である時刻表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、時刻表示装置に関する。

## 【0002】

【発明が解決しようとする課題】時計等の時刻表示装置は、通常、その装置の内部に時間の経過とともに変化する構成要素を持ち、この構成要素の変化量を読み取り、経過時間を表示するようになっている。

【0003】それら、従来の時刻表示装置は、例えば、水時計や砂時計等の例外はあるものの、一般的には時間の経過とともに変化する構成要素を用い、それを意図するとおりに機能させるために、モータによる力学的エネルギー、或いは電池等による電氣的エネルギー等の何らかのエネルギーの供給を続ける必要がある。

【0004】このため、途中でエネルギーの供給がとざえと、その後エネルギーの供給を再開しても正しい時刻の表示ができなくなると言う問題があった。

【0005】本発明は、従来の時刻表示装置において、上述のようなエネルギーの供給が途絶えたときに、その後エネルギーを再び供給しても正しい時刻表示ができなくなると言う問題点を解決するための新しい方法による時刻表示装置を提供することを課題とする。

## 【0006】

【課題を解決するための手段】上記の課題を解決するために本発明によれば、記憶素子の経時記憶劣化特性を利用することにより、エネルギーの供給を断つても、その後のエネルギー再供給時に、その間の記憶劣化度を測定し、正しい時刻の表示を可能とする時刻表示装置を提供

する。

【0007】本発明の一観点に従えば、表示装置を備えた時計装置と、電源遮断時に上記時計装置の時刻を記憶する時刻記憶手段と、書込回路及び読出し回路を備え書込時からの時間の経過を記憶する経過時間記憶素子と、電源が切れた時にそれを検出して、上記書込回路に通報する電源遮断通報回路と、電源再投入時に上記記憶素子の記憶状態を読み出し、読み出した記憶内容に基いて現在の時間を算出して、上記時刻記憶手段に供給するとともに、時計装置を起動して算出した現時刻を設定する現時刻算出回路と、を備えた時刻表示装置を提供する。

【0008】本発明の他の観点によれば上記時刻表示装置において、上記経過時間記憶素子が、経時記憶劣化特性を有し、前記現時刻算出回路が該劣化特性に基いて現在の時間を算出するようにした時刻表示装置を提供する。

【0009】本発明の更に他の観点によれば上記時刻表示装置において、上記経過時間記憶素子がE PROM又はEEPROM半導体不揮発性記憶素子であって、経時記憶劣化特性が閾値変化である時刻表示装置を提供する。

## 【0010】

【発明の実施の形態】以下、本発明の時刻表示装置の一実施形態について、添付図面を参照して説明する。図2は、本発明の一実施形態において採用される時間記憶素子の例を示したものであって、EPROM半導体不揮発性記憶素子を示している。

【0011】このEPROM半導体不揮発性記憶素子の構造は、例えばnチャンネルEPROMの場合は同図に示すように、p型の基板21の上に図示のようにn+層を形成し、ソース電極22とドレイン電極23を設け、ソースとドレインの間にゲート電極が設けられた通常の構造である。ゲート電極はコントロールゲート27とフローティングゲート25を含み、これらは絶縁膜で囲まれている。

【0012】EPROM(erasable PROM)は、通常のメモリ素子として使われる場合には、コントロールゲートはワード線に接続され、ドレインはビット線に接続される。EPROMセルに情報を書き込むには、コントロールゲート27とドレイン23に高電圧を加えてセルに電流を流す。

【0013】セルを流れる電子の一部がドレイン近傍の高電界により加速されてエネルギーを得て、ゲート絶縁膜のエネルギー障壁を越えてフローティングゲート25に注入される。フローティングゲートは他の回路部分と接続されていないので、ここに電荷を半永久的に蓄えることができる。

【0014】セルから情報を読み出すには下記のようにして行う。即ち、ワード線とビット線でセルを選択し、電流を流す。この時、フローティングゲートに蓄えられ

た電荷により、セルトランジスタの閾値が変化し、従って選択されたセルに流れる電流が情報によって変化するので、この電流を検出・増幅することで情報が外部に読み出される。セルの内容を消去するには、セルに紫外線を照射する。

【0015】本発明の一実施の形態においては、このEPROMを記憶素子として用い、フローティング・ゲートと呼ばれる導電性電極25が第1、及び第2の2つのゲート絶縁膜24、26によって囲まれ、電氣的に絶縁された構造となっているために、そこに電荷を注入し、その記憶素子の閾値を変化させることにより行う。

【0016】この方法で電荷を蓄積させた場合、フローティング・ゲートを完全に絶縁することが不可能であることに起因して、フローティング・ゲートに注入された電荷は、時間の経過とともにフローティング・ゲート外に放出し、このため、閾値も第3図に示すように、時間の経過とともに変化して記憶された値は徐々に失われ、記憶劣化が生じる。

【0017】この記憶劣化の特性は、外部からのエネルギー供給が無いことによって影響を受けるものではないから、この記憶劣化に伴う上記セルの閾値変化は再現性が良い。それゆえ、この閾値の変化を随時読み取ることにより、経過時間を知ることができる。

【0018】以上、EPROM半導体不揮発性記憶素子を例にとって、本願発明の原理を説明したが、経時記憶劣化特性は、基本的に全ての記憶素子に存在するものであり、他の記憶素子についても同様な考え方により、経過時間の測定が可能である。

【0019】図1は、本発明の時刻表示装置のシステム構成図を示す。このシステム構成によれば、電源等の外部から供給されるエネルギーを途中で断っても、その後、エネルギーの供給を再び開始することによって、正しい時刻の表示が可能になる。

【0020】以下その説明を記憶素子としてEPROM半導体不揮発性記憶素子を用いた場合を例として説明する。

【0021】通常の使用状態において、時刻表示装置に電源が入っている状態においては、従来の通常型時計3を参照して、時刻を表示装置7に表示している。この状態から何かの原因で電源が遮断された時には、電源遮断通報回路1から通報信号が発せられ、EPROM素子書込回路2を起動して、EPROM素子4に書込を行う。即ち、閾値を或値に設定する。

【0022】それと同時に、時刻記憶部8は上記電源遮断通報回路1からの通報を受けて、その時の現在時刻を記憶する。この状態で時間が経過し、その後、故障、電池交換、その他の原因が解消された時、再び電源を投入する。

【0023】電源を再投入すると、読出し回路5はEPROM素子4の閾値を読み出し、現時刻算出回路6に送る。現時刻算出回路は、読出し回路5から送られて来た閾値と先の書込の時の閾値とを比較し、電源遮断時からの経過時間を計算し、これと時刻記憶部8に記憶されている電源遮断時の時刻に基いて現時刻を算出する。

【0024】算出した時刻は通常型時計3に送り、時計3を現時刻に設定する。これにより、電源再投入後も正しい時刻の表示が可能となる。

【0025】図3は、EPROM素子の閾値電圧の経時記憶劣化特性を示したものである。この特性は、基本的には、EPROM素子の第1、第2ゲート絶縁膜の材料及び膜厚で決まる。図3には2つの場合についての経時記憶劣化特性を示した。

【0026】その第1は、第1ゲート絶縁膜の材料が酸化膜であり、膜厚は30nmである。第2ゲート絶縁膜は材料が酸化膜であって、膜厚が30nm以上の場合であり、同図においては(イ)で示してある。

【0027】第2は、第1ゲート絶縁膜の材料が酸化膜であり、膜厚が10nmで、第2ゲート絶縁膜については、材料が酸化膜であり、膜厚が20nm以上の場合であり、同図においては(ロ)で示してある。

【0028】上記第1の場合には、1000日で0.5Vの劣化特性が見られ、数年オーダーの経過時間の測定が可能である。また、上記第2の場合には、1日で0.5Vの劣化特性が見られ、数日オーダーの経過時間の測定が可能である。

【0029】

【発明の効果】本発明の時刻表示装置によれば、電源遮断により電氣的エネルギー等のエネルギーの供給がなくても、その後電源を再投入した時点で正しい経過時間測定が可能である。

【図面の簡単な説明】

【図1】本発明の時刻表示装置の一実施の形態のシステム構成図である。

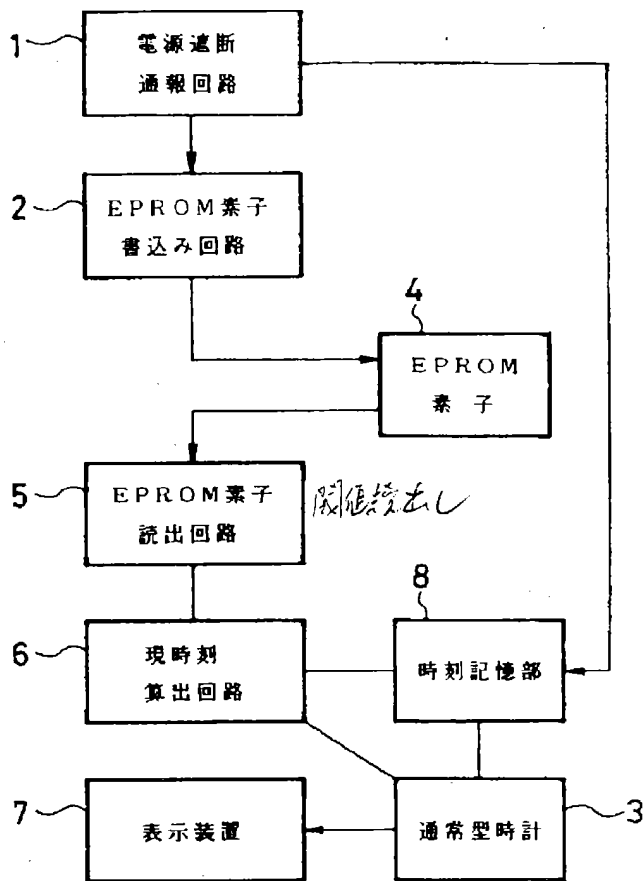
【図2】本発明に適用される経時時間記憶素子の一例を示す素子模式図である。

【図3】素子の経過時間に対する閾値の変化を示す特性図である。

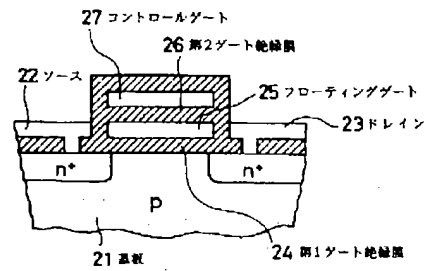
【符号の説明】

- 1 電源遮断通報回路
- 2 EPROM素子書込回路
- 3 通常型時計
- 4 EPROM素子
- 5 EPROM素子読出回路
- 6 時刻算出回路
- 7 表示装置
- 8 時刻記憶部

【図1】



【図2】



【図3】

